

Anwendungsspezifische MMU für FPGA-SoCs

Beschreibung

FPGA-SoCs (z.B. der Zynq von Xilinx) sind Chips, die sowohl einen Prozessor als auch einen FPGA beinhalten und somit eine ideale Plattform für Hardware/Software-Codesign darstellen, d.h. für die Partitionierung einer Anwendung in Software- sowie Hardwarebestandteile. Eine übliche Kombination besteht hier in der Verwendung von C und VHDL. Ein Problem bei der Verwendung solcher FPGA-SoCs besteht im Speicherzugriff: Während Software üblicherweise mit virtuellen Adressen arbeitet, die mittels einer MMU in physikalische Adressen umgesetzt werden, muss der FPGA ohne MMU auskommen und somit mit physikalischen Adressen arbeiten. Dies stellt ein großes Hindernis dar, wenn eine existierende Software mittels eines FPGAs beschleunigt werden soll. Ziel dieser Bachelorarbeit ist es, eine anwendungsspezifische MMU in VHDL zu entwickeln. Diese MMU kann anschließend benutzt werden, um virtuelle Adressen in physikalische umzuwandeln. Dadurch kann innerhalb des FPGAs ebenfalls mit virtuellen Adressen gearbeitet werden, was die Entwicklung eines Hardware/Software-Codesigns deutlich erleichtert. Zur Konfiguration können Linux-Bordmittel wie der pagemap-Mechanismus verwendet werden. Die Grundzüge eines derartigen Konzepts sind bereits vorhanden. Die Aufgaben bestehen primär darin, dieses Konzept umzusetzen, es auf seine Alltagstauglichkeit zu überprüfen und Lösungen für eventuell entstehende Probleme aufzuzeigen. Zu Demonstrationszwecken soll zudem eine einfache Anwendung in Software entwickelt und mit diesem Konzept beschleunigt werden.

Erforderliche Kompetenzen

1. Erfahrungen in VHDL, wie sie bspw. im Hardwarepraktikum vermittelt werden
2. Interesse an Rechnerarchitekturen
3. Kenntnisse in C-Programmierung
4. Kenntnisse im Umgang mit Linux

Wünschenswerte Kompetenzen

1. Erste Erfahrungen mit dem Zynq-FPGA-SoC, wie sie bspw. im AES-Bachelor-Projekt vermittelt werden
2. Kenntnisse der Linux-Systemprogrammierung

Kontaktperson

Matthias Göbel (m.gobel@tu-berlin.de)

Referenzen

1. “Design, Implementation and Analysis of a Run-Time Configurable Memory Management Unit on FPGA” by F. Shamani et al., NORCAS 2015